

⑫ 公開特許公報(A) 平3-234101

⑤ Int.Cl.⁵

H 01 P 1/20
H 01 F 17/00
H 01 G 4/12
4/40
H 01 P 7/00

識別記号

4 2 4
3 2 1

庁内整理番号

B 7741-5 J
A 8123-5 E
7135-5 E
6921-5 E
A 7741-5 J

⑬ 公開 平成3年(1991)10月18日

審査請求 未請求 請求項の数 4 (全11頁)

⑭ 発明の名称 高周波フィルタ

⑯ 特 願 平2-28921

⑰ 出 願 平2(1990)2月8日

⑱ 発 明 者 林 克 彦 東京都中央区日本橋1丁目13番1号 ティーディーケイ株式会社内

⑲ 出 願 人 ティーディーケイ株式会社 東京都中央区日本橋1丁目13番1号

⑳ 代 理 人 弁理士 今村 辰夫 外1名

明 細 書

1. 発明の名称 高周波フィルタ

2. 特許請求の範囲

(1) コンデンサとヘリカルコイルとの直列回路を複数連設けた高周波フィルタにおいて、

セラミック多層回路基板(10)を構成する各セラミック基板(10-1、10-2、10-3、10-4……)上に形成したコイルパターン(13-1、13-2、13-3、13-4……)間を接続したセラミック多層回路基板内蔵のヘリカルコイルを設けると共に、

上記セラミック多層回路基板(10)の最上層セラミック基板(10-1)に形成したコイルパターン(13-1)の上部には、微調整ネジ(12)を備えたシールドキャップ(11)を設け、

上記最上層セラミック基板(10-1)上のコイルパターン(13-1)と、上記微調整ネジ(12)とを両電極として、上記コンデンサを形

成したことを特徴とする高周波フィルタ。

(2) コンデンサとコイルとの直列回路を複数連設けた高周波フィルタにおいて、

セラミック回路基板(10A)上に、スパイラル型のコイルパターン(15)を設けると共に、前記スパイラル型のコイルパターン(15)の上部に、微調整ネジ(12)を備えたシールドキャップ(11)を設け、

上記コイルパターン(15)の中心部と、上記微調整ネジ(12)とを両電極として、上記コンデンサを形成したことを特徴とする高周波フィルタ。

(3) コンデンサとコイルとの直列回路を複数連設けた高周波フィルタにおいて、

単層あるいは多層のセラミック回路基板(10A、10)に、蛇行線型のコイルパターン(16)を設けると共に、

前記蛇行線型のコイルパターン(16)の上部に、微調整ネジ(12)を備えたシールドキャップ(11)を設け、

上記蛇行型のコイルパターン(16)の先端部(16A)と、上記微調整ネジ(12)とを両電極として、上記コンデンサを形成したことを特徴とする高周波フィルタ。

(4) コンデンサとコイルとの直列回路を複数連設けた高周波フィルタにおいて、

単層あるいは多層のセラミック回路基板(10A、10)に、蛇行線型のコイルパターン(16)を設けると共に、

前記コイルパターン(16)の先端部(16A)と対向し、所定のギャップ長を形成するようにグラウンド線パターン(18)を設け、

前記グラウンド線パターン(18)と、上記コイルパターン(16)の先端部(16A)とを両電極として、上記コンデンサを形成したことを特徴とする高周波フィルタ。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、高周波フィルタに関し、更に詳しく

図2のシールドケース1内に突出した先端とを電極とし、前記両先端間の空隙(空気)を誘電体としたコンデンサが用いられる。

またコイル L_1 及び L_2 は、上記先端とは反対側の先端をアースとし、その長さも信号の波長 λ に対して約 $\lambda/4$ にする。

(発明が解決しようとする課題)

上記のような従来のものにおいては次のような欠点があった。

(1) 従来のヘリカルフィルタは、コイル部分が空芯コイルで形成されており、形状的な制約で小型化が困難である。

このため、基板等へ実装した場合、その実装高さを低くできない。

(2) ヘリカルフィルタは、空芯のヘリカルコイルを用いるため、大型の素子となるだけでなく、コストも高くなり、しかも基板等への実装も手間がかかる。

本発明は、このような従来の欠点を解消し、高

いえば、各種の通信装置等における高周波回路に用いられ、特に、小型化を図り、かつ回路基板への実装を容易にした高周波フィルタに関する。

(従来の技術)

従来、例えば無線通信装置等の高周波回路には、各種の高周波フィルタが使用されていた。このような高周波フィルタの1つに、ヘリカルフィルタがある。

第8図は、従来のヘリカルフィルタ(2連構成)の斜視図(外観図)、第9図は、前記従来例の内部構成図であり、図中、1はシールドケース、2は微調整ネジ(導体)、 C_1 、 C_2 はコンデンサ、 L_1 、 L_2 はコイルを示す。

このヘリカルフィルタは、コンデンサ C_1 とコイル L_1 との直列回路(共振回路)と、コンデンサ C_2 とコイル L_2 との直列回路(共振回路)との2連構成とした例である。コイル L_1 と L_2 は、空芯コイルが用いられ、コンデンサ C_1 と C_2 は、前記コイル L_1 、 L_2 の一方の先端と、微調整ネ

ジ2のシールドケース1内に突出した先端とを電極とし、前記両先端間の空隙(空気)を誘電体としたコンデンサが用いられる。

(課題を解決するための手段)

本発明は上記の目的を達成するため、次のようにしたものである。

(1) 第1発明(請求項1に対応)

コンデンサとヘリカルコイルとの直列回路を複数連設けた高周波フィルタにおいて、セラミック多層回路基板を構成する各セラミック基板上に形成したコイルパターン間を接続したセラミック多層回路基板内蔵のヘリカルコイルを設けると共に、上記セラミック多層回路基板の最上層セラミック基板上に形成したコイルパターンの上部には、微調整ネジを備えたシールドキャップを設け、上記最上層セラミック基板上のコイルパターンと、上記微調整ネジとを両電極として、上記コンデンサを形成した。

(2) 第2発明 (請求項2に対応)

コンデンサとコイルとの直列回路を複数連設けた高周波フィルタにおいて、セラミック回路基板上に、スパイラル型のコイルパターンを設けると共に、前記スパイラル型のコイルパターンの上部に、微調整ネジを備えたシールドキャップを設け、上記コイルパターンの中心部と、上記微調整ネジとを両電極として、上記コンデンサを形成した。

(3) 第3発明 (請求項3に対応)

コンデンサとコイルとの直列回路を複数連設けた高周波フィルタにおいて、

単層或いは多層のセラミック回路基板上に、蛇行線型のコイルパターンを設けると共に、前記蛇行線型のコイルパターンの上部に、微調整ネジを備えたシールドキャップを設け、上記蛇行型のコイルパターンの先端部と、上記微調整ネジとを両電極として、上記コンデンサを形成した。

(4) 第4発明 (請求項4に対応)

コンデンサとコイルとの直列回路を複数連設けた高周波フィルタにおいて、

段の回路 (コンデンサとコイルとの直列回路) へ信号を入力する。この時、本発明の高周波フィルタは、バンドパスフィルタとして動作し、出力線から所定の出力を得る。

この場合、コイル部分は極めて薄く形成してあるが従来の高周波フィルタと同様に動作する。

更に、第4発明も上記と同様に動作するが、この発明では、コンデンサの容量を予め微調整してパターンニングしてあるから、その後の微調整はしない。

〔実施例〕

以下、本発明の実施例を図面に基づいて説明する。

第1図は、本発明の第1実施例 (第1発明対応) を示した図であり、(A)図は高周波フィルタ (ヘリカルフィルタ) の斜視図、(B)図は(A)図のX-Y線方向断面図、(C)図は(B)図のS-T線方向断面図、(D)図は(B)図の一部拡大図、(E)図は変形例1 (S-T線

単層あるいは多層のセラミック回路基板上に、蛇行線型のコイルパターンを設けると共に、前記コイルパターンの先端部と対向し、所定のギャップ長を形成するようにアース線パターンを設け、前記アース線パターンと、上記コイルパターンの先端部とを両電極として、上記コンデンサを形成した。

〔作用〕

本発明は上記のように構成したので、次のような作用がある。

各発明共、少なくともコイル部分はセラミック回路基板上のコイルパターンとして形成されている。このようにして形成されたコイルパターンには、それぞれ入出力線パターンを接続して使用する。

また、第1発明乃至第3発明においては、シールドキャップに設けた微調整ネジを回動し、コンデンサの容量を微調整し、所望の値に設定しておく。このようにした後、使用するには、入力線から初

断面図)、(F)図は変形例2 (X-Y線断面図)、(G)図は変形例3 (図(B)の一部拡大図)である。

図中、10はセラミック多層回路基板、11はシールドキャップ (金属製)、12は微調整ネジ (導体)、10-1、10-2、10-3、10-4……はセラミック多層回路基板10を構成する各層のセラミック基板、13-1、13-2、13-3、13-4……はコイルパターン、14-1、14-2、14-3、14-4……はスルーホール内導体、3は電極、4-1~4-3はアース電極パターン、5はセラミックシート、6はコイルの先端部を示す。

この実施例は、上記従来例として示したヘリカルフィルタのヘリカルコイル部分を、セラミック多層回路基板に内蔵させたものである。

即ち、(A)~(D)図に示したように、セラミック多層回路基板10は、複数のセラミック基板10-1、10-2、10-3、10-4……を積層したものであり、各セラミック基板10-1、

10-2、10-3、10-4……上にはそれぞれコイルパターン（単巻の導体パターン）13-1、13-2、13-3、13-4……が形成（厚膜印刷）されており、各コイルパターン13-1、13-2、13-3、13-4……は、スルーホール内の導体14-1、14-2、14-3、14-4……で電気的に接続され、全体としてヘリカルコイルを形成したものである。

そして、最上層のセラミック基板10-1上に形成されたコイルパターン13-1上には、可変容量部分として、上部に微調整ネジ12を取り付けたシールドキャップ11を被せ、半田付等の手段により、固着してある。この場合、基板上に設けた電極3とシールドキャップを電気的に接続し、回路のアースに接続する。

微調整ネジ（導体型）12は、そのシールドキャップ内の先端と、コイルパターン13-1との空隙長を微調整してコンデンサの容量を微調整するものである。

この例では、セラミック多層回路基板10に内蔵

させたヘリカルコイルは、2つ設けてあり、これに合わせて、コンデンサ（微調整ネジ12の先端とコイルパターン13-1を両電極としたコンデンサ）も2つ設け、コンデンサとコイルとの直列回路（共振回路）を2連設けて高周波フィルタを構成している。

なお、上記ヘリカルコイル型のコイルパターンは、その長さを、通過させたい信号の波長 λ に対して約 $\lambda/4$ （誘電体を使用する場合は、その比誘電率を ϵ_r とすると $\lambda/4\sqrt{\epsilon_r}$ ）にする。

次に上記実施例の変形例を（E）図～（G）図について説明する。

先ず、（E）図のように、コイルの先端部分6を、コイルの中心にくるように変形してもよい。このようにして更に若干先端部の面積を大きくし、可変コンデンサの容量を大きくするものである。

また、（F）図のように、基板の最上層に、更にセラミックシート5をのせてもよい。このようなセラミックシート5をのせることにより、コイルパターン13-1と、微調整ネジ12間に形成さ

れるコンデンサの容量を大きくするものである。更に、（G）図のように、ヘリカルコイルのまわりに、アースパターン4-1～4-3をスルーホール内導体14-1～14-3によって接続したアース電極を配置してもよい。このようなアース電極をヘリカルコイルの周囲に設けると、該ヘリカルコイルからの電磁波エネルギーの洩れを減らすことができる。

第2図は、上記第1実施例における高周波フィルタの製造工程を示した図であり、（A）図はコイルパターン形成工程、（B）図は積層工程、（C）図は積層体（セラミック多層回路基板）の平面図、（D）図は（C）図のX-Y線方向断面図、（E）図はシールドキャップの断面図、（F）図はシールドキャップ搭載工程を示す。

N枚のセラミック基板を用いてヘリカルコイルを形成するには、先ず（A）図のように、各セラミック基板10-1～10-N上に、それぞれ2つのコイルパターン（導体パターン）13-1～13-Nを形成すると共に、所定の位置にスルー

ホールを形成する。

次に、（B）図のように、各セラミック基板10-1～10-Nを積層するが、その際、各セラミック基板10-1～10-N上のコイルパターン13-1～13-N間を、各セラミック基板に形成されたスルーホール内の導体14-1、14-2、14-3、14-4……14-Nにより電気的に接続する。

このようにして積層したセラミック多層回路基板の最上層の基板であるセラミック基板10-1上には、（E）図に示した断面形状を有するシールドキャップ11を搭載し、（F）図のように、コイルパターン13-1がシールドキャップ11内に入るようにして半田付け等で固着する。この場合、SMT（表面実装技術）により、シールドキャップ11と電極3とを接続する。

その後、微調整ネジ12を回動して該微調整ネジ12の先端と、上記コイルパターン13-1を両電極としたコンデンサの容量を微調整する。

第3図は、第2実施例（第2発明対応）を示し

た図であり、(A)図は、高周波フィルタの斜視図、(B)図は(A)図のX-Y線方向断面図、(C)図は(B)図のS-T線方向断面図、(D)図は電氣的接続図、(E)図は変形例(X-Y線断面図)である。

図中、第1図と同符号は同一のものを示し、10Aはセラミック回路基板、15はスパイラル型のコイルパターンを示す。

この実施例は、上記従来例で示したヘリカルフィルタのヘリカルコイル部分を、セラミック回路基板上に形成したスパイラル型のコイルパターンとしたものである。

セラミック回路基板10A上には、スパイラル型のコイルパターン15が2個形成されており、その上部には、微調整ネジ12を2個設けたシールドキャップ11を被せ、半田付け等により、セラミック回路基板10Aに固着する。この場合、上記第1実施例と同様にして、SMTにより電極3とシールドキャップ11とを接続し、アース回路に接続する。この場合、微調整ネジ12のシールド

ドキャップ11内に突出した先端と、スパイラル型のコイルパターン15の中心部は、コンデンサの両電極を形成するものであるから、微調整ネジ12は、コイルパターン15の中心にくるようにして固着する。

なお、上記スパイラル型のコイルパターンは、その長さを、通過させたい信号の波長 λ に対して約 $\lambda/4$ (誘電体を使用する場合は、その比誘電率を ϵ_r とすると約 $\lambda/4\sqrt{\epsilon_r}$)にする。

上記第2実施例は、(E)図のように変形してもよい。即ち、セラミック回路基板10A上に形成されたスパイラル型のコイルパターン15上に、セラミックシート5を設けたものである。

このようにすると、コイルパターン15と微調整ネジ12との間に形成されるコンデンサの容量を大きくすることが可能となる。

第4図は、第3実施例(第3発明対応)を示した図であり、図中、10Aはセラミック回路基板、16は蛇行線型のコイルパターン、16Aはその先端部、17はアース線を示す。

この実施例は、上記第2実施例におけるスパイラル型のコイルパターン15の代わりとして、図示のような蛇行線型のコイルパターンを用いた例である。

これを製作するには、セラミック回路基板10A上に、蛇行線型のコイルパターン16を形成した後、前記コイルパターン16上に第3図に示したような微調整ネジ付のシールドキャップを被せて半田付け等により固着する。この場合、コイルパターン16の一方の先端部(開放端)16A上に微調整ネジが位置するようにして固着する。

また、前記コイルパターン16の先端部(開放端)16Aと反対側の端部はアース線17に接続すると共に、図示のように入力及び出力のパターンと接続する。

更に、上記コイルパターン16の長さは、通過させたい信号の波長 λ に対して約 $\lambda/4$ (誘電体を使用すると約 $\lambda/4\sqrt{\epsilon_r}$)にする。

第5図は、第4実施例(第4発明対応)を示した図であり、上記従来例で示したヘリカルフィル

タのヘリカルコイル部分とコンデンサ部分を、共にセラミック基板上のパターンで形成した例である。

図中、第4図と同一符号は同一のものを示し、18はグラウンド線パターンを示す。

図示のように、コイル部分は第4図に示した蛇行型のコイルパターン16とし、このコイルパターン16の先端部(開放端)16Aと対向するように、同一基板面上で、グラウンド線18をパターンニングする。

このグラウンド線パターン18と上記先端部16Aでコンデンサの電極を形成するため、両者のギャップ長は、予め調整してからパターンニングするものである。このようにすると、パターンニングすれば、その後は無調整で使用できる。またこの例では、コンデンサ部分も基板上にパターンニングしたため、上記実施例のようなシールドキャップは不要である。

第6図は、第4図に示した第3実施例の変形例であり、第7図は第5図に示した第4実施例の変

形例である。

これら2つの変形例は、いずれも蛇行型のコイルパターン16を、セラミック多層回路基板10の層間にわたって形成した例である。すなわち、上層のセラミック基板上に形成されたコイルパターン16（実線部分）と、下層のセラミック基板上に形成されたコイルパターン16（点線）とを、スルーホール内の導体（ブラインドスルーホール）を用いて接続し、1つのコイルとしたものである。

以上、実施例について説明したが、本発明は、次のようにしても実施可能である。

(1) コンデンサとコイルとの直列回路は、上記実施例のように2連構成としてもよいが、これを3連、4連、あるいはそれ以上の連数としてもよい。

(2) セラミック多層回路基板は、高周波フィルタ専用の基板としてもよく、また、他の回路と共用してもよい。

(3) スパイラル型及び蛇行線型のコイルパター

い。

なお、コイルパターンとしては、次の特徴がある。

(イ) 基板上に占める面積を小さくする上では、スパイラルコイルよりヘリカルコイルの方が好ましい。

(ロ) 波長 λ に対し、 $\lambda/4$ をとる上では、多層で設ける方が横面積を小さくでき、より一層高密度実装が可能となる。

(ハ) ヘリカルコイルは、Qが出やすい。

〔発明の効果〕

以上説明したように、本発明によれば次のような効果がある。

(1) コイル部分をセラミック基板内に内蔵させたので、高さ方向の寸法が低くなり、小型で実装高さの低い高周波フィルタが得られる。

またコイルをセラミック基板内に積層、内蔵させて設ける事もでき、横方向の面積も小型で、実装密度をより高める事ができる。

ンは、図示の例に限らず、例えば角型のスパイラル形状（直線のみで形成したスパイラル形状）、あるいは角型の蛇行線形状（直線のみで形成した蛇行形状）でもよい。

(4) 第2実施例乃至第4実施例（第2発明乃至第4発明対応）においては、セラミック回路基板として、単一基板を用いてもよく、また、多層基板（最上層基板）を用いてもよい。

(5) 第3実施例及び第4実施例では、アース線パターン17、あるいはコイルパターン16の一部を多層回路基板の他の回路基板上へパターンニングしてもよい。また、グランド線パターン18も、コイルパターン16とは異なる基板上にパターンニングしてもよい。

なお、グランド線パターン18は、多層回路基板の場合、複数の基板の同一位置に重ねてパターンニングしてもよい。

(6) 第1実施例のヘリカルコイルを製作する方法としては、上記の例に限らず、例えば特開昭55-117227号公報記載の方法を用いてもよ

(2) コイル部分がセラミック基板上のパターンとして形成されているため、セラミック基板の比誘電率を ϵ_r とすれば、信号の波長は従来例（空芯コイル）に比較して、ほぼ $1/\sqrt{\epsilon_r}$ だけ波長短縮をする。

従って、信号の波長を一定とすれば、その分コイル長を短くできることになる。特に、高誘電率のセラミック基板を用いれば、高周波フィルタがより一層小型化できる。

(3) 回路モジュールの一部としてセラミック基板内にコイル部分を内蔵させれば、実装が簡略化できる。

(4) 第4発明のように、コンデンサ部分もセラミック基板上のパターンとして形成すれば、セラミック多層回路基板の内部へ高周波フィルタを配置できる。

4. 図面の簡単な説明

第1図は本発明の第1実施例の高周波フィルタを示した図、

第2図は第1実施例における高周波フィルタの製造工程を示した図、

第3図は第2実施例の高周波フィルタを示した図、

第4図は第3実施例のコイルパターンを示した図、

第5図は第4実施例の高周波フィルタを示した図、

第6図は第3実施例の変形例、

第7図は第4実施例の変形例、

第8図は従来のヘリカルフィルタの斜視図、

第9図は従来例の内部構成図である。

10……セラミック多層回路基板

11……シールドキャップ

12……微調整ネジ

10-1、10-2、10-3、10-4……セラミック基板

13-1、13-2、13-3、13-4……コイルパターン(単巻)

14-1、14-2、14-3、14-4……スルーホール内導体

15……スパイラル型のコイルパターン

10A……セラミック回路基板

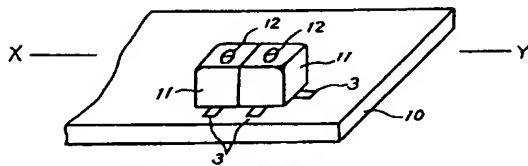
16……蛇行線型のコイルパターン

17……アース線パターン

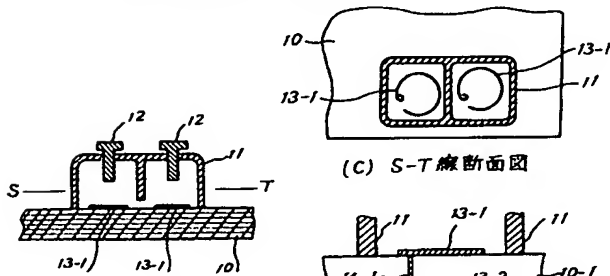
18……グランド線パターン

特許出願人 ティーディーケー株式会社

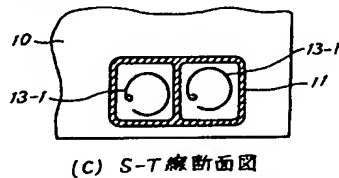
代理人弁理士 今村辰夫(外1名)



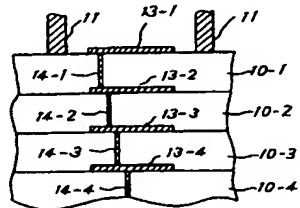
(A) 高周波フィルタの斜視図



(B) X-Y線断面図



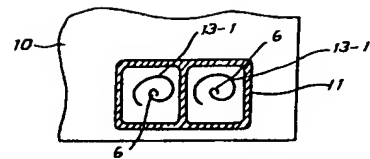
(C) S-T線断面図



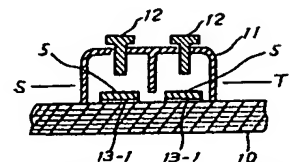
(D) 図(B)の一部拡大図

第1実施例の高周波フィルタ

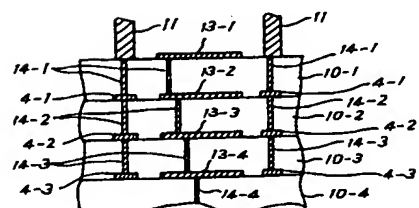
第1図



(E) 変形例1 (S-T線断面図)



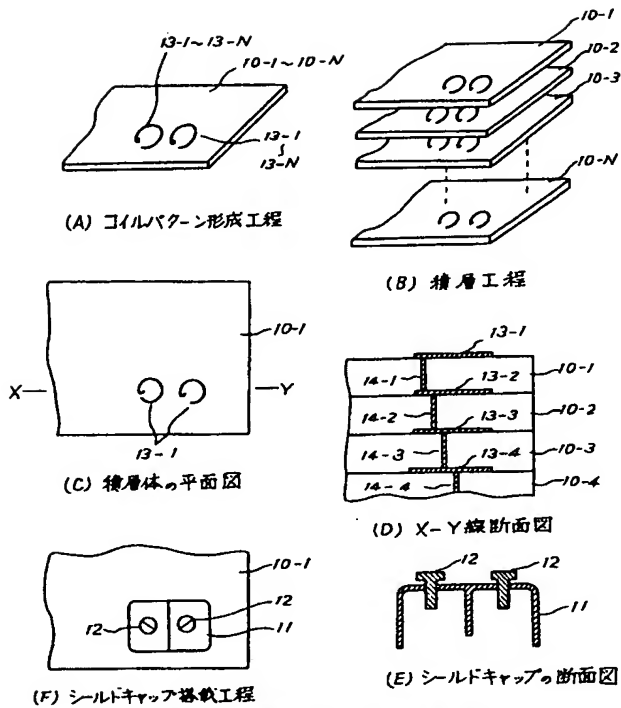
(F) 変形例2 (X-Y線断面図)



(G) 変形例3 (図(B)の一部拡大図)

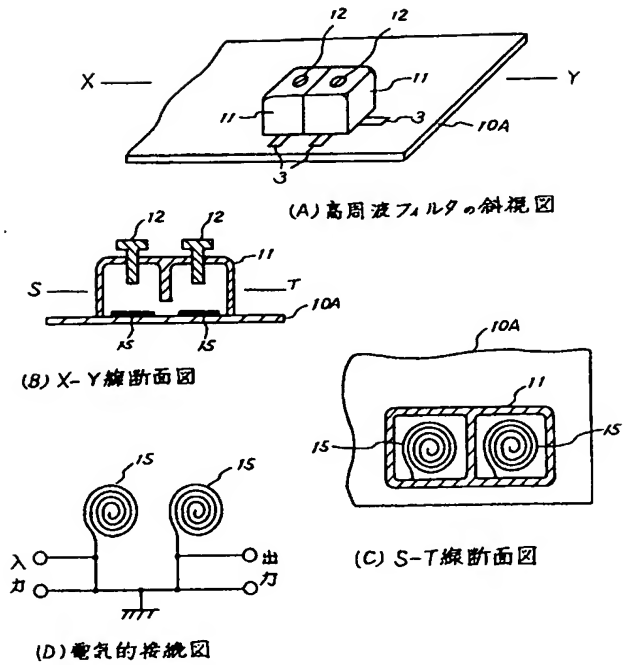
第1実施例の高周波フィルタ

第1図



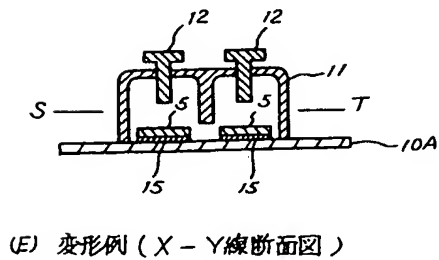
第1実施例における高周波フィルタの製造工程

第2図



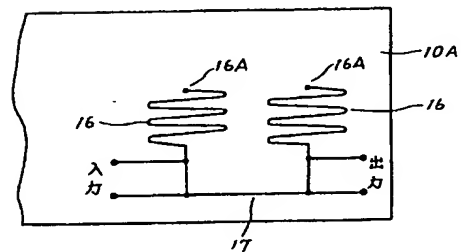
第2実施例の高周波フィルタ

第3図



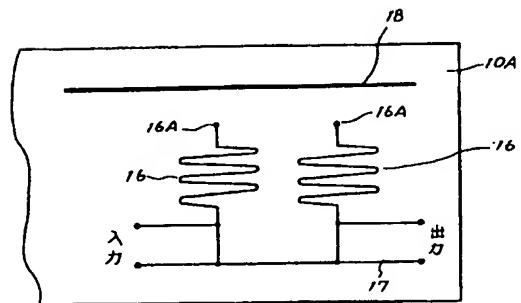
第2実施例の高周波フィルタ

第3図



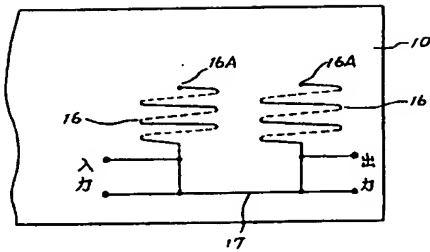
第3実施例のコイルパターン

第4図

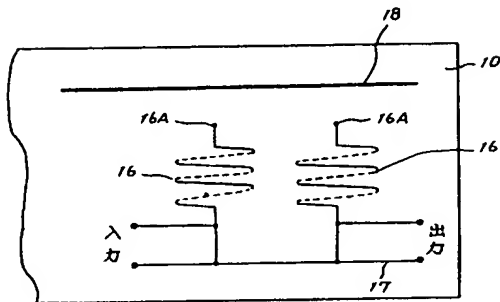


第4実施例の高周波フィルタ

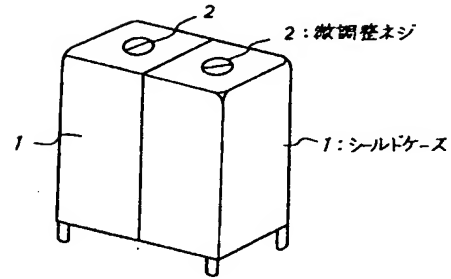
第5図



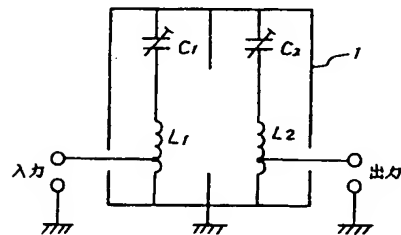
第3実施例の変形例
第6図



第4実施例の変形例
第7図



従来のヘリカルフィルタの斜視図(外観図)
第8図



従来例の内部構成図(等価回路)
第9図

手続補正書 (方式)

平成2年 6月 4日

特許庁長官 吉田 文 毅 殿

1. 事件の表示 平成2年特許願第28921号

2. 発明の名称 高周波フィルタ

3. 補正をする者

事件との関係 特許出願人

住 所 東京都中央区日本橋一丁目13番1号

名 称 (306) ティーディーケー株式会社

代表者 佐 藤 博

4. 代理人

住 所 東京都千代田区神田淡路町1丁目19番8号

千代田ビル 山谷特許事務所内

氏 名 (9653) 弁理士 今 村 辰 夫(外1名)

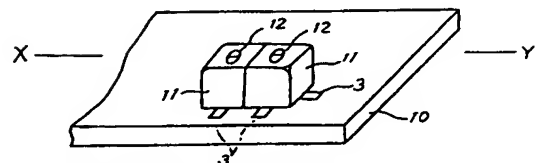
5. 補正命令の日付 平成2年 5月14日

発送日 平成2年 5月29日

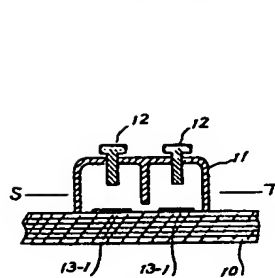
6. 補正の対象 図面

7. 補正の内容 第1図～第9図を別紙の通り補正する。

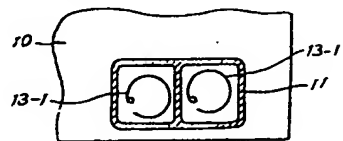
方式



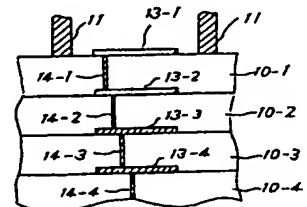
(A) 高周波フィルタの斜視図



(B) X-Y線断面図



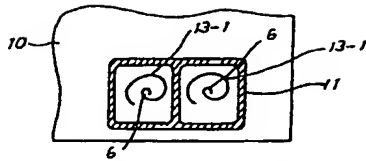
(C) S-T線断面図



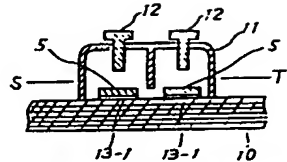
(D) 図(B)の一部拡大図

第1実施例の高周波フィルタ

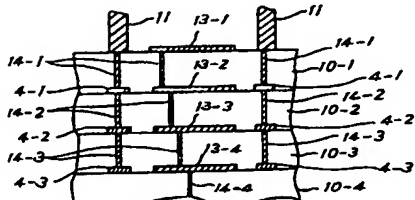
第1図



(E) 変形例1 (S-T線断面図)



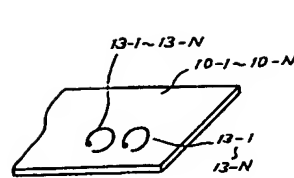
(F) 変形例2 (X-Y線断面図)



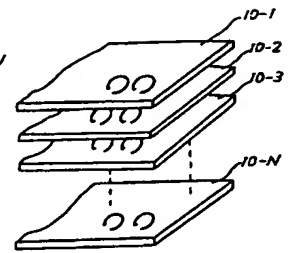
(G) 変形例3 (図(B)の一部拡大図)

第1実施例の高周波フィルタ

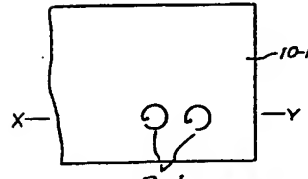
第1図



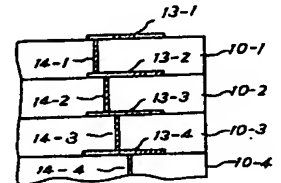
(A) コイルパターン形成工程



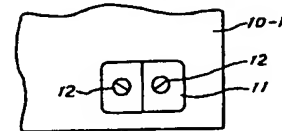
(B) 積層工程



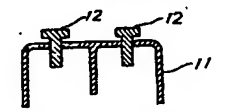
(C) 積層体の平面図



(D) X-Y線断面図



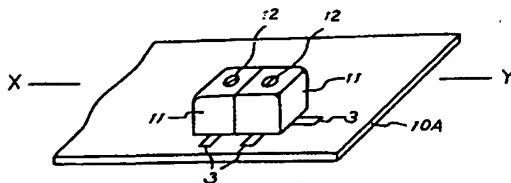
(F) シールドキャップ搭載工程



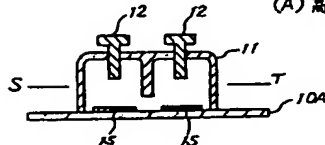
(E) シールドキャップの断面図

第1実施例における高周波フィルタの製造工程

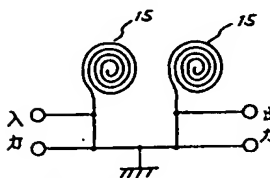
第2図



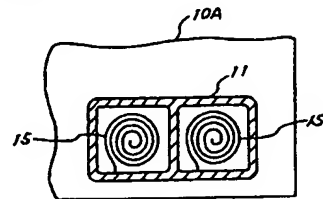
(A) 高周波フィルタの斜視図



(B) X-Y線断面図



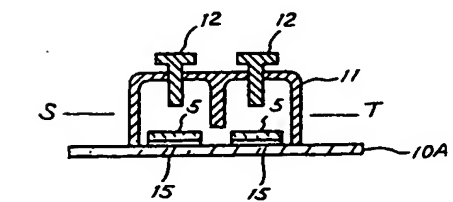
(D) 電氣的接続図



(C) S-T線断面図

第2実施例の高周波フィルタ

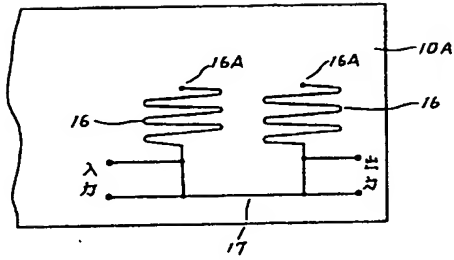
第3図



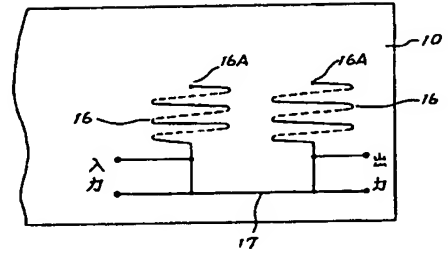
(E) 変形例 (X-Y線断面図)

第2実施例の高周波フィルタ

第3図

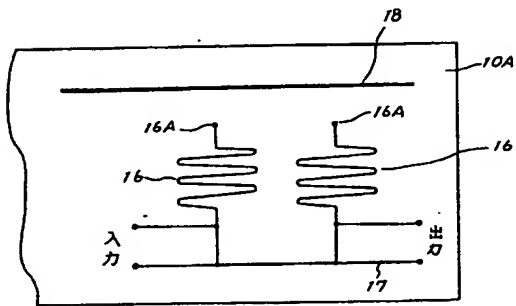


第 4 図

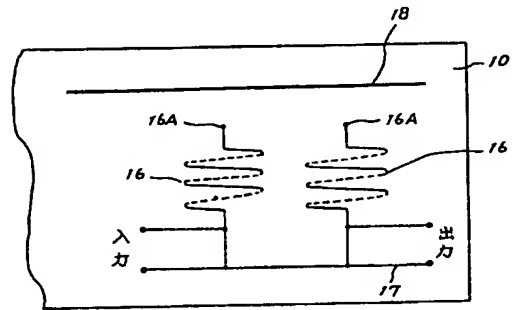


第3実施例の変形例

第 6 図

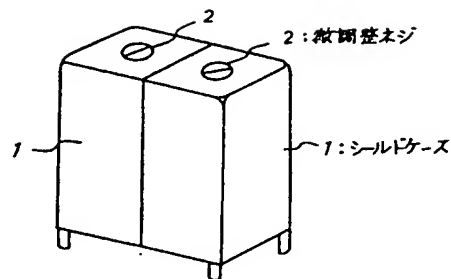


第 5 図



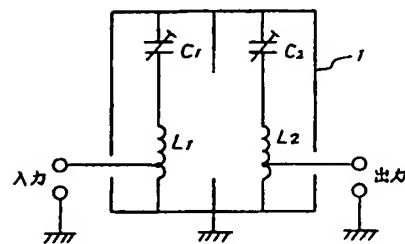
第4実施例の変形例

第 7 図



従来のヘリカルフィルタの斜視図 (外観図)

第 8 図



従来の内部構成図 (等価回路)

第 9 図